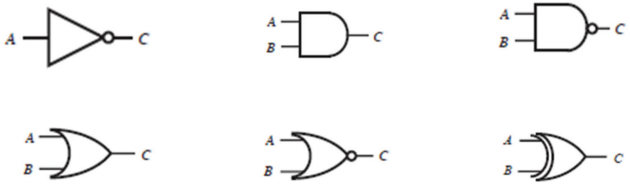
بسم الله الرحمن الرحیم

Principles of Mechatronic Systems
مبانی سیستم های مکاترونیکی

گیت‌های منطقی

By: Reza Tikani
Mechanical Engineering Department
Isfahan University of Technology

تبدیل چند ورودی به یک خروجی



Inverter(NOT)

$C = \overline{A}$

A	C
0	1
1	0

AND is denoted by a dot (·).
OR is denoted by a plus (+).
NOT is denoted by an overbar (¯), a single quote mark (') after, or (~) before the variable.

Examples:

Y=A.B is read "Y is equal to A AND B."

Y=A+B is read "Y is equal to x OR y."

$Y=\overline{A}$ is read "Y is equal to NOT A."

گیت‌های منطقی

AND gate

$C = A \cdot B$

A	B	C
0	0	0
0	1	0
1	0	0
1	1	1

NAND gate

$C = \overline{A \cdot B}$

A	B	C
0	0	1
0	1	1
1	0	1
1	1	0

گیت‌های منطقی

OR gate

$C = A + B$

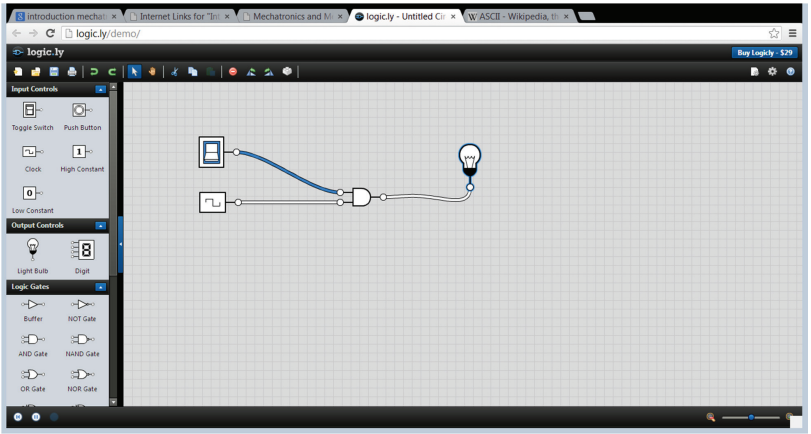
A	B	C
0	0	0
0	1	1
1	0	1
1	1	1

NOR gate

$C = \overline{A + B}$

A	B	C
0	0	1
0	1	0
1	0	0
1	1	0

مدارهای منطقی– معرفی سایت



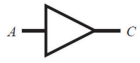
گیت‌های منطقی

XOR gate

$C = A \oplus B$
$= A \cdot \overline{B} + \overline{A} \cdot B$

A	B	C
0	0	0
0	1	1
1	0	1
1	1	0

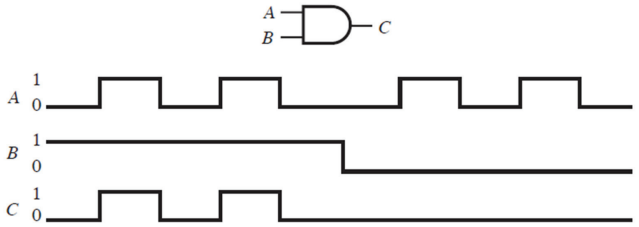
Buffer



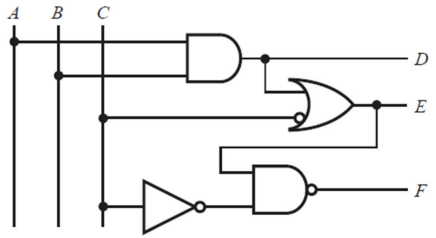
$C = A$

A	C
0	0
1	1

دیاگرام های زمانی



جدول درستی



$$D = A \cdot B$$

$$E = D + \overline{C}$$

$$F = \overline{E \cdot \overline{C}}$$

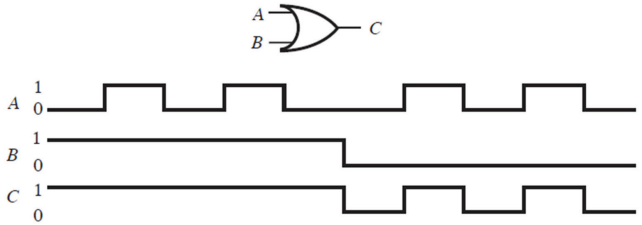
A	B	C	D	E	F
0	0	0	0	1	0
0	0	1	0	0	1
0	1	0	0	1	0
0	1	1	0	0	1
1	0	0	0	1	0
1	0	1	0	0	1
1	1	0	1	1	0
1	1	1	1	1	1

جبر بولی

Boolean Algebra Laws and Identities

OR	AND	NOT
$A + 0 = A$	$A \cdot 0 = 0$	
$A + 1 = 1$	$A \cdot 1 = A$	$\overline{\overline{A}} = A$
$A + A = A$	$A \cdot A = A$	(double inversion)
$A + \overline{A} = 1$	$A \cdot \overline{A} = 0$	

دیاگرام های زمانی



جبر بولی

قانون جابجایی پذیری:

$$A + B = B + A$$

$$A \cdot B = B \cdot A$$

قانون شرکت پذیری:

$$(A + B) + C = A + (B + C)$$

$$(A \cdot B) \cdot C = A \cdot (B \cdot C)$$

جبر بولی

قانون توزیع پذیری:

$$A \cdot (B + C) = (A \cdot B) + (A \cdot C)$$

$$A + (B \cdot C) = (A + B) \cdot (A + C)$$

اتحادهای مفید:

$$A + (A \cdot B) = A$$

$$A \cdot (A + B) = A$$

جبر بولی

قوانین دمرگان:

$$\overline{A + B + C + \cdots} = \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \cdots$$

$$\overline{A \cdot B \cdot C \cdots} = \overline{A} + \overline{B} + \overline{C} + \cdots$$

صورت دیگر قوانین دمرگان:

$$A + B + C + \cdots = \overline{\overline{A} \cdot \overline{B} \cdot \overline{C} \cdots}$$

$$A \cdot B \cdot C \cdots = \overline{\overline{A} + \overline{B} + \overline{C} + \cdots}$$

جبر بولی

جدول درستی روشی برای نشان دادن درستی روابط:

$$A + (\overline{A} \cdot B) = A + B$$

A	$\overline{A}$	B	$\overline{A} \cdot B$	$(A + \overline{A} \cdot B$	$A + B$
1	0	0	0	1	1
1	0	1	0	1	1
0	1	0	0	0	0
0	1	1	1	1	1

Histand, M.B., Alciatore, D.G., "Introduction to Mechatronics and Measurement Systems", McGraw-Hill, 2011.

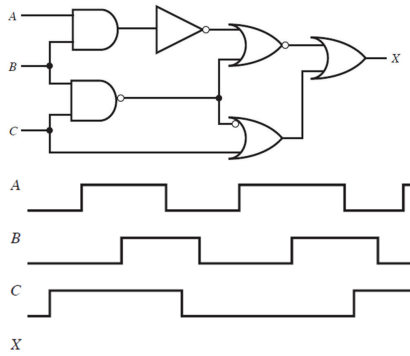
تمرین

پاسخ هر یک از عبارات را مشخص نمایید.

a. $\overline{1 \cdot \bar{0}} + 1 \cdot (0 + 1) + \bar{\bar{0}} \cdot (1 + \bar{0})$

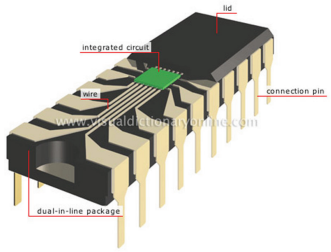
b. $A \cdot \bar{B} + A \cdot (A + B)$

مدار منطقی نشان داده شده را ساده نمایید و دیاگرام زمانی برای سیگنال **X** را رسم کنید.

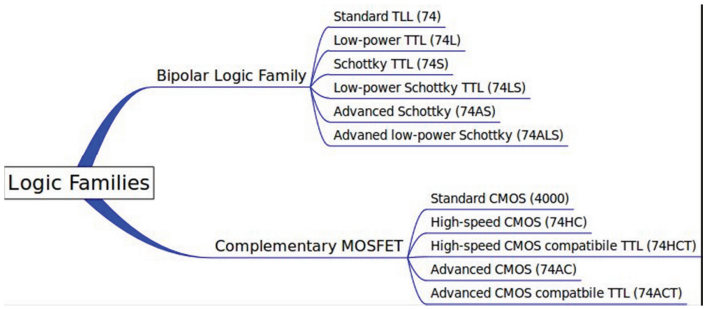


گیت‌های منطقی

کلیه گیت‌های نشان داده شده با استفاده از ترانزیستور، مقاومت و دیود در قالب مدار مجتمع (**IC**) ساخته می‌شوند. این مدارها با استفاده از نیمه هادی سیلیکونی ساخته می شوند.

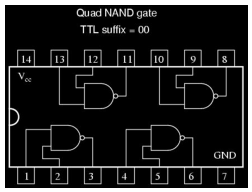


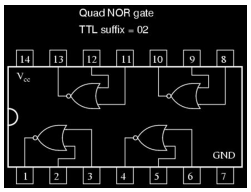
TTL vs CMOS

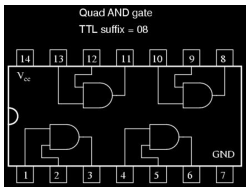


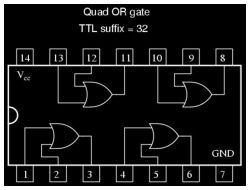
http://www.instructables.com/id/Level-Shifting-Between-TTL-and-CMOS/

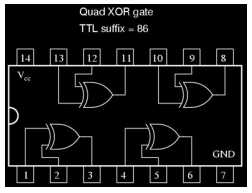
مدار مجتمع (IC)











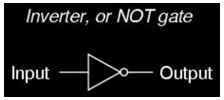
http://www.cybermike.net/reference/liec_book/Digital/DIGI_3.html

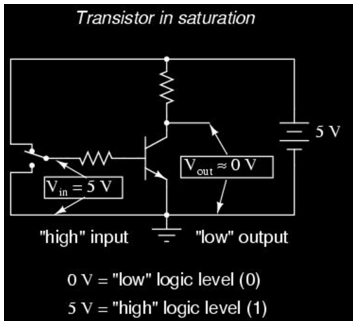
گیت NAND

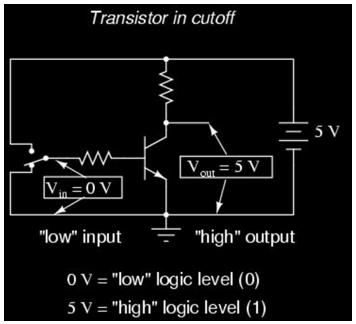
The NAND gate and the NOR gate can be said to be universal gates since combinations of them can be used to accomplish any of the basic operations and can thus produce an inverter, an OR gate or an AND gate. The non-inverting gates do not have this versatility since they can't produce an invert.

http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/nand.html#c2

مدار مجتمع (IC)



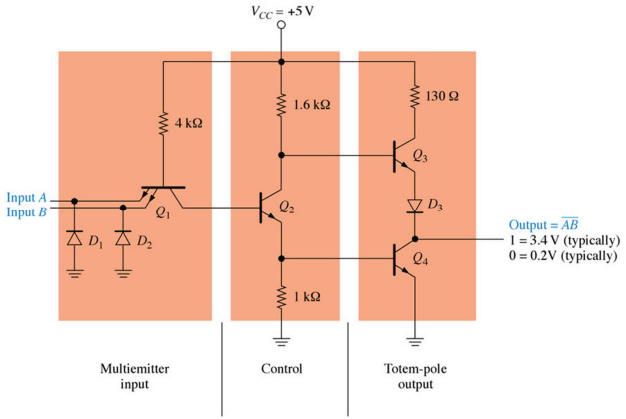




http://www.cybermike.net/reference/liec_book/Digital/DIGI_3.html

گیت NAND

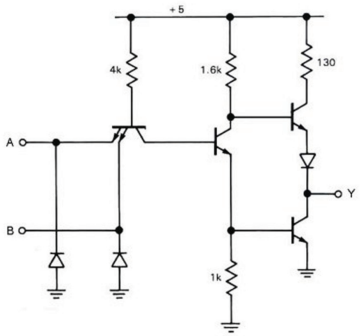
7400 two-input NAND gate



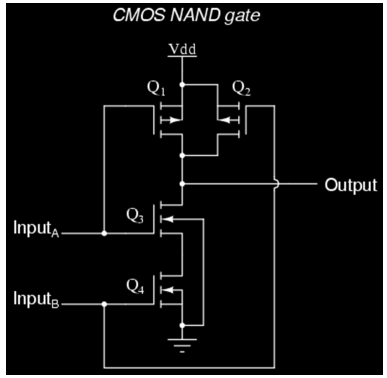
www.engr.panam.edu/~kuangw/courses/cmpe3403

گیت NAND

TTL NAND gate

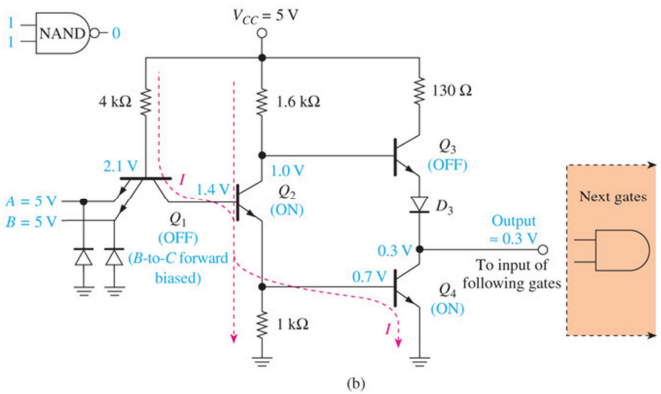


CMOS NAND gate



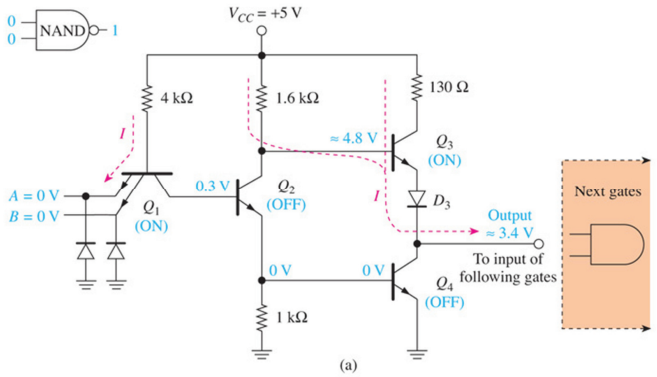
گیت NAND

7400 two-input NAND gate

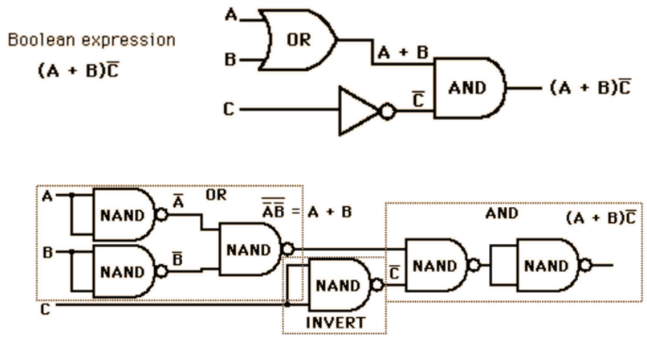


گیت NAND

7400 two-input NAND gate



مثال



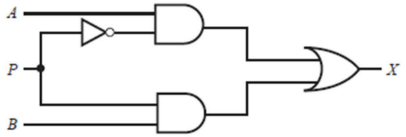
گیت NAND

$C = \overline{A \cdot B}$

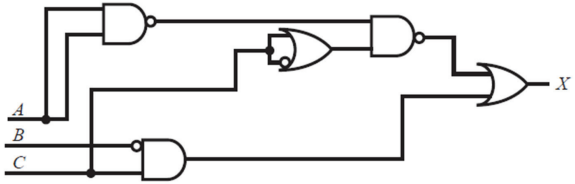
A	B	C
0	0	1
0	1	1
1	0	1
1	1	0

تمرین

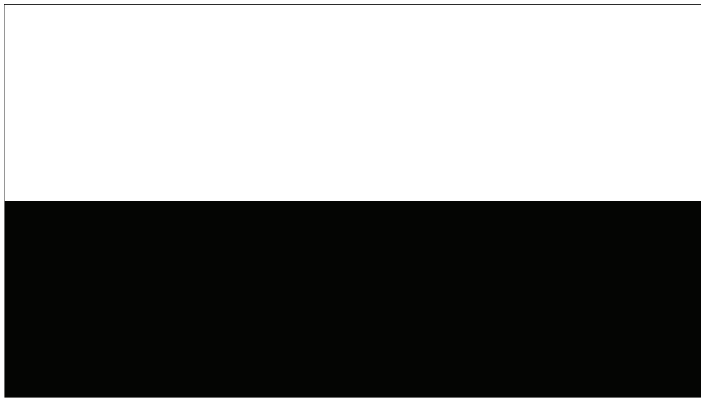
- جدول درستی را برای گیت زیر رسم نموده و همچنین آن را با استفاده از گیت **NAND** باز نویسی نمایید.



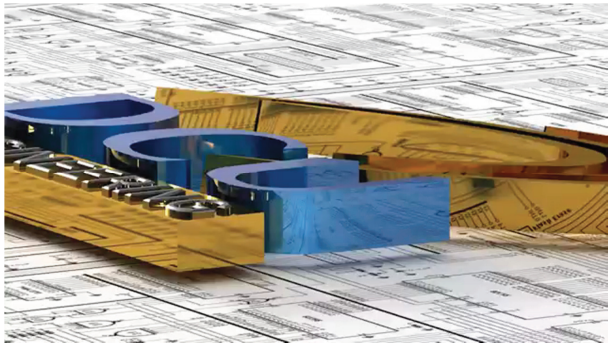
- گیتهای منطقی **NOT**، **AND** و **OR** را با استفاده از گیت **NOR** بازآفرینی نمایید.
- مدار زیر را با استفاده از گیت **NOR** باز آفرینی نمایید.



فیلم



فیلم



طراحی شبکه های منطقی

- مداری برای سیستم امنیتی طراحی نمایید که حالت دو درب را کنترل نموده و اگر یکی از آنها باز شد، آژیر خطر به صدا درآید.

❑مداری برای سیستم حفاظتی یک خانه طراحی نمایید که دارای ویژگی های زیر باشد:

1- آژیر در اثر ورود فرد از در یا پنجره شکسته شده به داخل خانه به صدا درآید.

2- در صورت حرکت شیئی درون خانه وقتی افراد خانه از منزل بیرون هستند، آژیر به صدا درآید.

3- در شرایط خاص، کاربر بتواند سیستم را از کار بیاندازد.

فرض می شود سنسورهایی برای شناسایی در یا پنجره شکسته و همچنین تشخیص حرکت وجود دارد.

برای طراحی این شبکه منطقی از دو سوئیچ که قابل تنظیم توسط کاربر است، استفاده می- شود.

با توجه به صورت مسئله، کاربر یکی از این حالات را انتخاب می کند:

1- حالت روشن شدن آژیر زمانی که درها یا شیشه ها شکسته شده است (این حالت برای زمانی که افراد منزل خواب هستند، مفید است).

2- حالت روشن شدن آژیر زمانی که درها یا شیشه ها شکسته شده است یا در خانه حرکتی احساس شود (این حالت برای زمانی که افراد در خانه نیستند مفید است).

3- حالت غیرفعال شدن آژیر برای زمانی که افراد در خانه هستند.

❑برای حل این دسته از مسائل از الگوی زیر استفاده می کنیم:

1- بیان مسئله با کلمات!

2- نوشتن جملات شبه منطقی که قابل تبدیل به عبارات بولی شود.

3- نوشتن عبارات بولی

4- ساده و بهینه نمودن عبارات درصورت امکان

5- برای مینیمم نمودن تعداد IC های مورد نیاز همه عبارات را به صورت گیت های یکسان تبدیل می کنیم.

6- رسم نمایش منطقی گیت ها

در این مرحله متغیرهای ورودی و خروجی مدار منطقی را انتخاب می کنیم:

A: حالت سنسور درها و پنجره ها

B: حالت تشخیص حرکت

Y: سیگنال خروجی برای روشن شدن آژیر

C D: انتخاب کد دوبیتی برای تعیین وضعیت های مورد نظر

$$C\,D = \begin{cases} 0\ 1 & \text{operating state 1} \\ 1\ 0 & \text{operating state 2} \\ 0\ 0 & \text{operating state 3} \end{cases}$$

بیان مسئله در قالب کلمات

متغیرهای ورودی:

A، B، C و D

متغیر خروجی:

Y

برای متغیرهای A، B و Y عدد یک معادل روشن و یا فعال است و عدد صفر معادل خاموش.

نوشتن جملات شبه منطقی

آژیر روشن شود (Y=1) اگر A در سطح بالای خود بوده و کد C D در حالت 0 1 باشد یا

A یا B در سطح بالا بوده و کد به صورت 1 0 باشد.

نوشتن عبارات بولی

برای تبدیل عبارت شبه منطقی به عبارت منطقی بایستی توجه داشت که برای آنکه کد

C D: 0 1

عدد یک را نتیجه دهد، بایستی داشته باشیم:

$\overline{C}.D$

و به طور مشابه، برای آنکه کد

C D : 1 0

عدد یک را نتیجه دهد، بایستی داشته باشیم:

$C.\overline{D}$

نوشتن عبارات بولی

در نهایت داریم:

$$Y = A \cdot (\overline{C} \cdot D) + (A + B) \cdot (C \cdot \overline{D})$$

عبارت فوق وقتی ....

ساده نمودن عبارات بولی

در حالت خاص مثال ذکر شده، می توان با توجه به جدول درستی زیر عبارت را ساده تر نمود:

C	D	$(\overline{C} \cdot D)$	$(C \cdot \overline{D})$
0	0	0	0
1	0	0	1
0	1	1	0

$$(\overline{C} \cdot D) = D$$
$$(C \cdot \overline{D}) = C$$

در صورتی که امکان ایجاد حالت C D : 1 1 وجود نداشته باشد، داریم:

$$Y = (A \cdot D) + (A + B) \cdot C$$

تبدیل عبارت به گیت های AND

از آنجا که در مدارهای مجتمع معمولاً مجموعه ای از چهار یا شش یا هشت گیت منطقی یکسان قرار گرفته است، بهتر است تمام عبارات به یک نوع گیت تبدیل شوند تا تعداد IC مورد نیاز کاهش یابد.

$$Y = (A \cdot D) + (A + B) \cdot C$$

برای این منظور از قوانین دمرگان استفاده می شود:

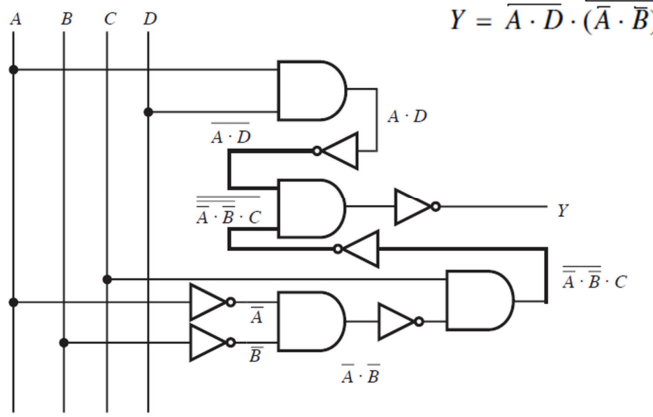
$$\overline{A + B + C + \cdots} = \overline{A} \cdot \overline{B} \cdot \overline{C} \cdots \qquad A + B + C + \cdots = \overline{\overline{A} \cdot \overline{B} \cdot \overline{C} \cdots}$$

$$\overline{A \cdot B \cdot C \cdots} = \overline{A} + \overline{B} + \overline{C} + \cdots \qquad A \cdot B \cdot C \cdots = \overline{\overline{A} + \overline{B} + \overline{C} + \cdots}$$

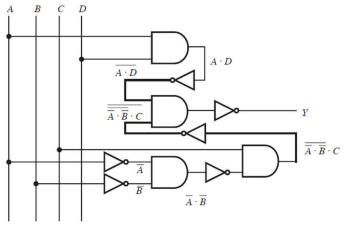
$$Y = \overline{\overline{A \cdot D} \cdot \overline{(\overline{A} \cdot \overline{B})} \cdot C}$$

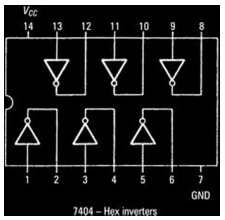
تبدیل عبارت به گیت های AND

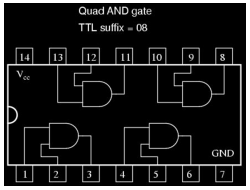
$$Y = \overline{\overline{A \cdot D} \cdot \overline{(\overline{A} \cdot \overline{B})} \cdot C}$$



تبدیل عبارت به گیت های AND







روش تعیین تابع خروجی بر حسب جدول درستی

1- روش مجموع حاصل ضرب ها

2- روش حاصل ضرب مجموع ها

روشهای فوق را با یک مثال تشریح می کنیم؛

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

روش تعیین تابع خروجی بر حسب جدول درستی

1- روش مجموع حاصل ضرب ها

در روش مجموع حاصل ضرب ها (Sum of Products) سطرهایی که خروجی در آنها یک است را در نظر می گیریم. در آن سطرها ورودی ها را با هم ضرب می کنیم. فقط ورودی هایی که در آن سطر صفر هستند را NOT می کنیم. در نهایت حاصل ضرب های به دست آمده را جمع می کنیم.

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$S = (\bar{A} \cdot B) + (A \cdot \bar{B})$$

$$C = (A \cdot B)$$

روش تعیین تابع خروجی بر حسب جدول درستی

2- روش حاصل ضرب مجموع ها

در روش حاصل ضرب مجموع‌ها (Product of Sums) سطرهایی که خروجی در آنها صفر است را در نظر می گیریم. در آن سطرها ورودی ها را با هم جمع می کنیم. فقط ورودی هایی که در آن سطر یک هستند را NOT می کنیم. در نهایت حاصل جمع های به دست آمده را ضرب می کنیم.

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$S = (A + B) \cdot (\bar{A} + \bar{B})$$

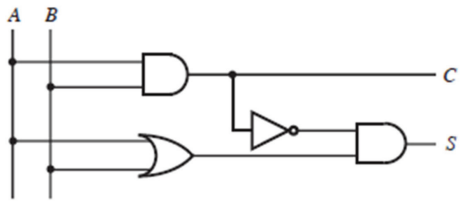
$$C = (A + B) \cdot (A + \bar{B}) \cdot (\bar{A} + B)$$

روش تعیین تابع خروجی بر حسب جدول درستی

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$S = (A + B) \cdot (\bar{A} + \bar{B})$$

$$C = (A \cdot B)$$

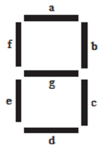


جدول درستی مثال دزدگیر:

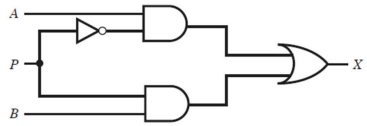
حالت	C	D	A	B	Y
1	0	1	1	-	1
2	1	0	1	-	1
	1	0	-	1	1
3	0	0	-	-	0

$$y = (\bar{C}.D).A + (C.\bar{D}).A + (C.\bar{D})B = (\bar{C}.D).A + (C.\bar{D}).(A + B)$$

تمرین 1: با استفاده از جدول درستی در اسلاید قبل، رابطه منطقی و مدار منطقی مربوط به خروجی **c** و **f** را رسم کنید.

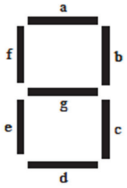


تمرین 2: با استفاده از جدول درستی مدار زیر رابطه منطقی خروجی **X** را با استفاده از روش حاصل ضرب مجموع ها و روش مجموع حاصل ضرب ها به دست آورید.



تمرین 3: در مورد Karnaugh Maps تحقیق نمایید و یک مثال دلخواه را با استفاده از آن حل کنید.

Seven Segment:



Decimal digit	Input				Output						
	D	*C*	*B*	*A*	$\overline{a}$	$\overline{b}$	$\overline{c}$	$\overline{d}$	$\overline{e}$	$\overline{f}$	$\overline{g}$
0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	1	1	0	0	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0
3	0	0	1	1	0	0	0	0	1	1	0
4	0	1	0	0	1	0	0	1	1	0	0
5	0	1	0	1	0	1	0	0	1	0	0
6	0	1	1	0	1	1	0	0	0	0	0
7	0	1	1	1	0	0	0	1	1	1	1
8	1	0	0	0	0	0	0	0	0	0	0
9	1	0	0	1	0	0	0	0	1	0	0

7447 BCD-to-seven-segment decoder