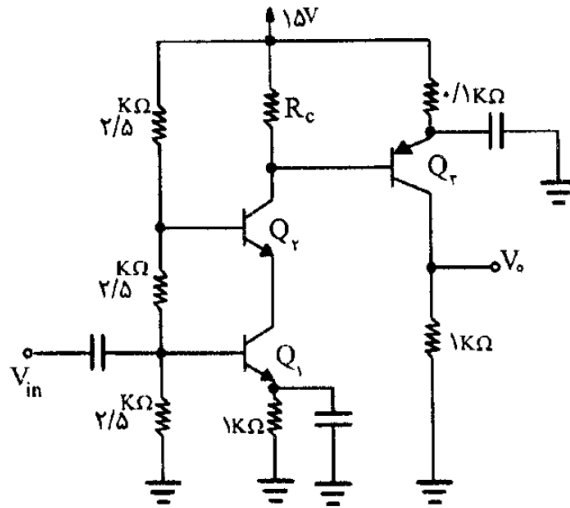
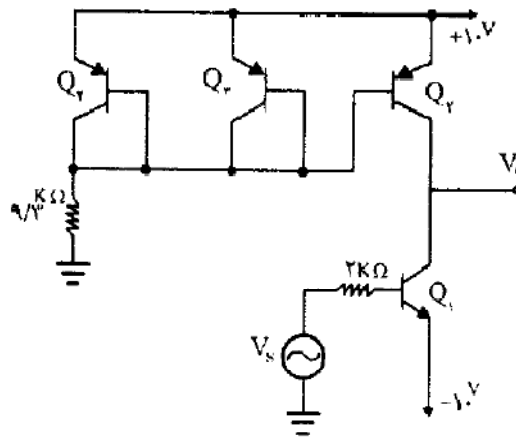


## تمرین سری سوم درس الکترونیک عمومی

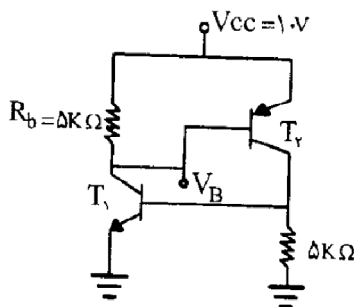
۱. در مدار شکل زیر که برای همه ترانزیستورها  $\beta=200$  و  $V_{BE}=0.7\text{ V}$  فرض می‌شود،  $R_C$  چقدر باشد تا سطح ولتاژ dc خروجی 7 ولت شود.



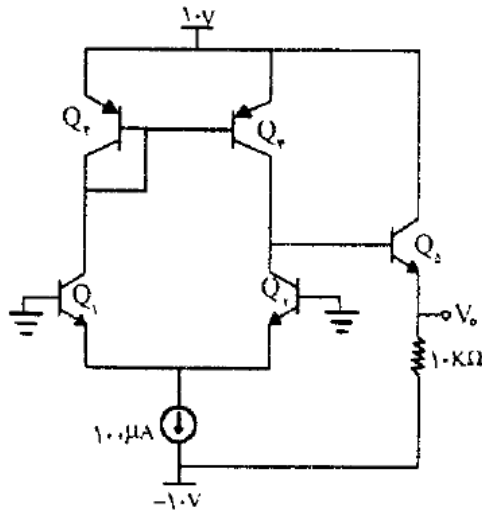
۲. بهره ولتاژ در مدار زیر چقدر است؟  $\beta=200$ ,  $V_{BE}=0.7\text{ V}$ ,  $V_A=100\text{ V}$



۳. در مدار شکل زیر با فرض قطع بودن ترانزیستور  $T_1$  ولتاژ  $V_B$  را تعیین کنید.



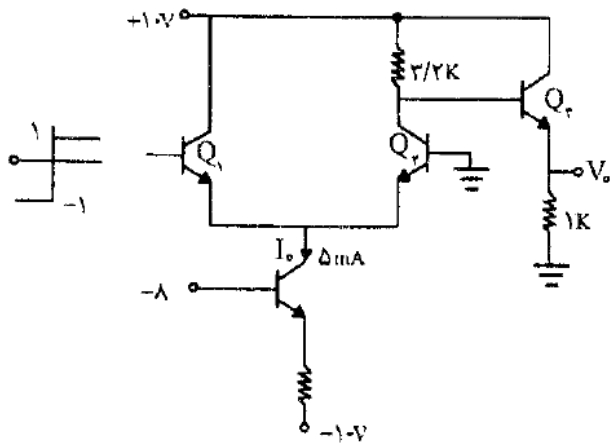
۴. در شرایطی که  $V_o(DC) = 0$ ، جریان ترانزیستورهای  $Q_1$ ،  $Q_2$  چقدر خواهد بود؟ ( $\beta = h_{fe} = 100$ )



۵. در مدار شکل مقابل برای همه ترانزیستورها  $\beta = 200$ ،  $V_{BE(ON)} = 0.7\text{ V}$ ،  $V_{CE(sat)} \approx 0$ . اگر ورودی

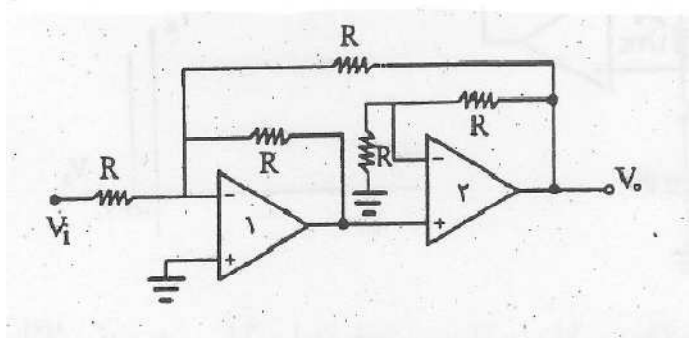
$V_{in}$  به صورت پله از  $-1$  ولت به  $+1$  ولت برود

تغییرات ولتاژ خروجی چقدر خواهد بود؟

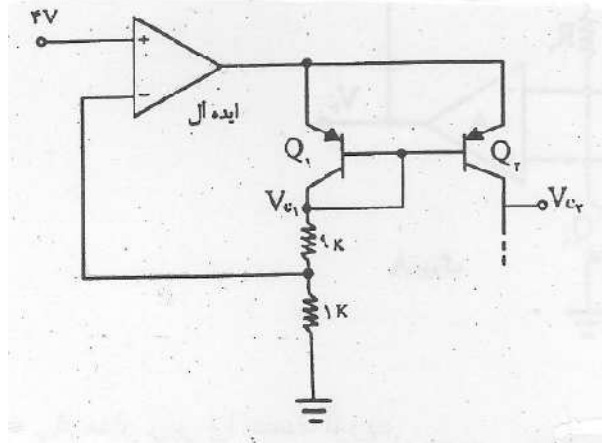


۶. بهره ولتاژ  $V_o / V_i$  مدار روبرو را بدست

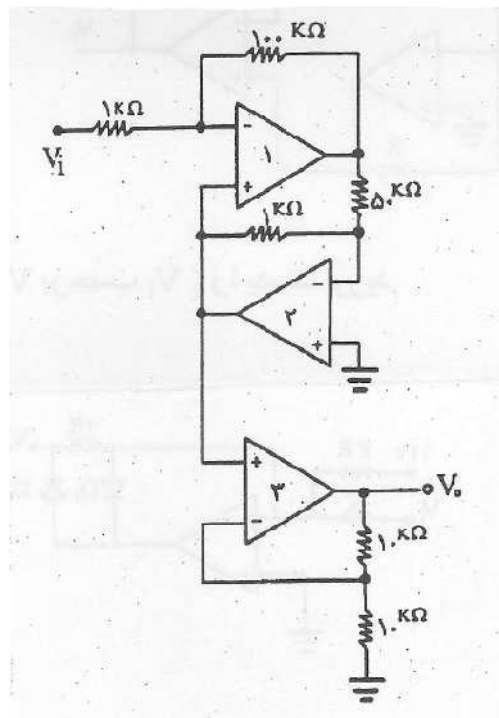
آورید.



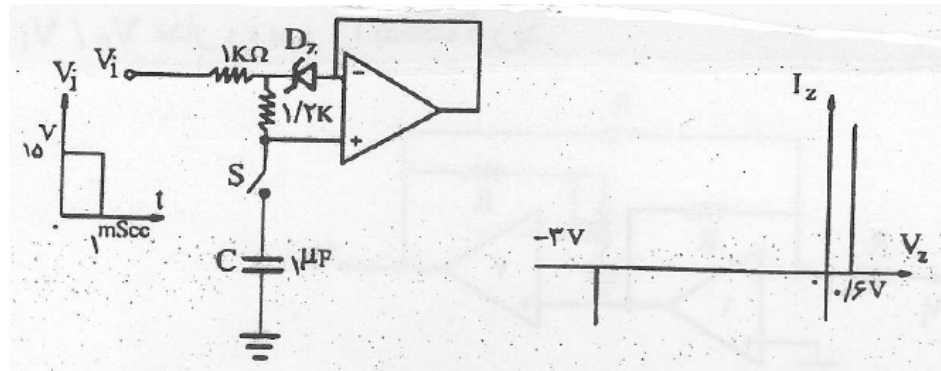
۷. در مدار شکل زیر  $|V_{BE(ON)}| = 0.7\text{ V}$  و  $|V_{CE(sat)}| = 0.2\text{ V}$ ، حداکثر ولتاژ کلکتر  $Q_2$  چقدر است؟



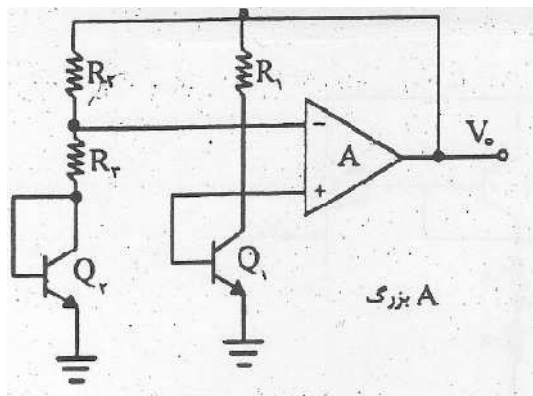
۸. در مدار زیر ولتاژ خروجی به ازای ورودی  $V_i = 10\text{ mV}$  چقدر است؟



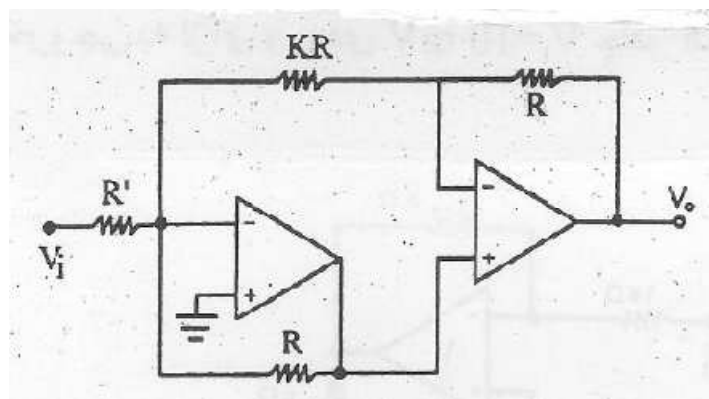
۹. در مدار نشان داده شده در شکل *OP-AMP* ایده آل بوده و دیود زنر دارای مشخصه نشان داده شده در شکل است. در صورتی که کلید *S* در لحظه  $t = 0$  بسته شده و ولتاژ اولیه خازن صفر باشد، ولتاژ دو سر خازن در لحظه  $t = 2 \text{ ms}$  چقدر است؟



۱۰. در مدار شکل زیر ولتاژ خروجی  $V_o$  را بر حسب  $V_{BE}$ ،  $V_T$  و مقادیر مقاومتها بدست آورید. ترانزیستورها را مشابه فرض کنید.



۱۱. بهره ولتاژ  $A_v = V_o / V_i$  مدار زیر را بدست آورید.



۱۲. مشخصه مدار زیر (رابطه  $V_o$  بر حسب  $V_i$ ) را بدست آورید.

